

MODULO 1 (M. Rudan).

Presentazione del corso. Scopi del corso. Orario delle lezioni e di ricevimento. Nozioni che si suppongono già acquisite in precedenza da parte degli Studenti. Modalità dell'esame e iscrizione agli appelli.

Programma e bibliografia.

Generalità sull'importanza industriale dei sistemi elettronici. Diffusione e pervasività dei microprocessori. Volume di produzione delle memorie a semiconduttore. Costi d'impianto e di manutenzione di uno stabilimento per la produzione di circuiti integrati.

Concetti fondamentali della tecnologia dei circuiti integrati.

Generalità sulla produzione del silicio. Tecnica CZ e tecnica FZ. Segregazione delle impurezze.

Generalità sul meccanismo di diffusione. Equazione di continuità. Equazione del trasporto: il tipo diffusivo e quello ohmico-diffusivo.

Calcolo della distribuzione del drogante durante la cristallizzazione. Il caso del coefficiente di segregazione costante e quello del coefficiente di segregazione variabile.

Difetti cristallografici. Relazione fra difetti e resa di produzione.

Ossidazione del silicio. Generalità.

Modello di Deal e Grove per la cinetica dell'ossidazione termica. Calcolo della cinetica dell'ossidazione.

Casi limite del modello. Dipendenza dei coefficienti dai parametri esterni.

Deposizione di film sottili. Tecniche PVD e CVD. Epitassia CVD. Calcolo della cinetica dell'epitassia CVD.

Generalità sulla diffusione dei droganti. Nozioni preliminari necessarie per la soluzione dell'equazione della diffusione nel caso generale.

Descrizione qualitativa dei processi di diffusione termica dei droganti nel silicio.

Soluzione dell'equazione della diffusione. Il caso del dominio illimitato da ambo i lati. Applicazioni: predep e drive-in. Il caso del dominio illimitato da uno solo lato. Condizioni di saldatura all'interfaccia.

Processi termici successivi. Generalità sull'impianto ionico. Schema a blocchi dell'impiantatore ionico.

Filtro magnetico e filtro elettromagnetico.

Parametri tipici dell'impiantatore ionico. Collisione binaria fra ione e nucleo. Tipi di traiettorie percorse dagli ioni nel silicio. Incanalamento. Energia trasferita nella collisione con un nucleo. Potere frenante nucleare. Calcolo della lunghezza della traiettoria dello ione. Potere frenante elettronico. Andamento dei poteri frenanti. Energia critica.

Calcolo del range per mezzo del teorema del limite centrale. Distribuzione del profilo impiantato. Fenomeni che causano "code" della distribuzione.

Metodi per prevenire l'incanalamento. Annealing. Tecniche TA, LA, RTA. Confronto fra impianto ionico e diffusione termica. Generalità sulla litografia.

Litografia ottica, a raggi X, elettronica, ionica. Confronto fra le tecniche litografiche. Fabbricazione delle maschere.

Resist positivo e resist negativo.

Litografia a contatto e litografia in prossimità. Litografia a proiezione. Etching isotropo. Tipi di etching anisotropo: PE e RIE, e schema dell'apparato.

Descrizione del processo bipolare.

Descrizione di uno stabilimento per la produzione di circuiti integrati.

Descrizione della struttura e dei simboli usati per i principali dispositivi a semiconduttore. Struttura dell'invertitore CMOS.

Descrizione del processo CMOS. Caratteristica statica della giunzione p-n.

Modello lineare-parabolico del transistor MOS a canale n e p.

Generalità sull'invertitore MOS a canale n e carico resistivo.

Calcolo della caratteristica ingresso-uscita dell'invertitore MOS a canale n e carico resistivo.

Generalità sull'invertitore MOS a canale p e carico resistivo.

Calcolo della caratteristica ingresso-uscita dell'invertitore MOS a canale p e carico resistivo.

## MODULO 2 (E. Gnani).

Transistori nMOS e pMOS: regioni di funzionamento ed equazioni costitutive.

Descrizione del funzionamento dell'invertitore n-MOS con carico resistivo. Caratteristica statica e consumo di potenza.

Descrizione del funzionamento dell'invertitore p-MOS con carico resistivo. Caratteristica statica e consumo di potenza.

Descrizione del funzionamento dell'invertitore CMOS.

Regioni di funzionamento dei transistor, calcolo delle correnti e della caratteristica statica ingresso-uscita. Analisi del consumo di potenza.

Accenni alla teoria dei segnali: segnale analogico, segnale digitale e segnale binario. Descrizione del funzionamento dei convertitori Analogico/Digitale e Digitale analogico.

Proprietà di un codice binario: sistema di numerazione, lunghezza di un numero binario. Conversione da decimale a binario. Conversione da binario a decimale.

Operazioni sui numeri binari: addizione, sottrazione, moltiplicazione e divisione.

Operazioni sui numeri binari: complemento a due. Automi a stati finiti e reti combinatorie e tabelle di verità.

Reti combinatorie elementari: NOT, AND, OR, XOR, EQUIV.

Realizzazione CMOS dei gate logici NAND e NOR e loro proprietà.

Proprietà dei circuiti digitali: consumo di potenza, ritardo di propagazione, margine di immunità ai disturbi.

Proprietà dei circuiti digitali: fan-out, prodotto ritardo-consumo, costo.

Introduzione all'algebra di commutazione: variabili logiche ed espressioni logiche. Legame tra funzione logica e schema logico.

Sintesi di funzioni logiche basata sulle espressioni canoniche SP e PS.

Reti di costo minimo. Schemi a ritardo e complessità minimi. Rappresentazioni di funzioni su mappe.

Mappe di Karnaugh: regole di adiacenza e raggruppamenti. Copertura ed espressioni normali.

Analisi di una rete mediante mappe di Karnaugh. Espressioni minime SP e PS mediante raggruppamenti.

Reti con NAND e con NOR. Analisi di reti formate solo da NAND. Sintesi di reti combinatorie a NAND.

Svolgimento di esercizi.

L'unità di elaborazione ALU. Addizione binaria: circuiti sommatore. Realizzazione di un Full-Adder.

Descrizione del funzionamento di un circuito sommatore a propagazione del riporto.

Descrizione del funzionamento del moltiplicatore parallelo.

Descrizione del funzionamento di un circuito comparatore. Modello delle reti logiche programmabili.

Il circuito multiplexer. Sintesi di funzioni logiche mediante l'utilizzo di multiplexer.

Realizzazione circuitale del decoder.

Realizzazione statica e dinamica del latch D.

Circuiti a campionamento su un fronte del clock. Realizzazione master-slave e dinamica del flip-flop D.

Svolgimento di esercizi.